

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-009050

(43)Date of publication of application : 11.01.2002

(51)Int.Cl.

H01L 21/3065
G03F 7/40
H01L 21/027

(21)Application number : 2000-186028

(71)Applicant : SHIBAURA MECHATRONICS
CORP

(22)Date of filing : 21.06.2000

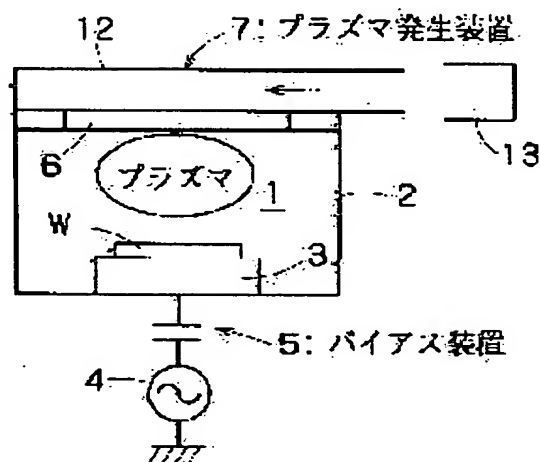
(72)Inventor : MUTO MAKOTO
KAMIUMA TOSHIYUKI
TAKEISHI KOJI
YAMAZAKI TOMOO

{54} ASHING METHOD

{57}Abstract:

PROBLEM TO BE SOLVED: To ash a resist film without deteriorating an organic low dielectric film and without reducing processing speed even if the organic low dielectric film exists as the lower layer of the resist film.

SOLUTION: In an ashing method, an ashing processing is performed on a substrate to be processed W, which has the organic low dielectric film and the resist film formed as the upper layer. The method is provided with a first process for applying a high frequency electric field to process gas and generating ions by a bias device 5 having a high frequency power source 4, and for performing anisotropic plasma ion ashing on the resist film by the ions accelerated to the substrate to be processed W; and a second process for irradiating process gas with a microwave by a plasma generation device 7 having a microwave power source 13 after the first process and ashing the resist film by the plasma.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-9050

(P2002-9050A)

(43) 公開日 平成14年1月11日(2002.1.11)

(51) Int.Cl.

識別記号

F I

テマート(参考)

H 0 1 L 21/3065

G 0 3 F 7/40

2 H 0 9 6

G 0 3 F 7/40

H 0 1 L 21/302

H 5 F 0 0 4

H 0 1 L 21/027

21/30

5 7 2 A 5 F 0 4 6

審査請求 未請求 請求項の数 5 O L (全 4 頁)

(21) 出願番号 特願2000-186028(P2000-186028)

(22) 出願日 平成12年6月21日(2000.6.21)

(71) 出願人 000002428

芝浦メカトロニクス株式会社

神奈川県横浜市栄区笠間2丁目5番1号

(72) 発明者 武 藤 真

神奈川県横浜市栄区笠間町1000番地1 芝

浦メカトロニクス株式会社横浜事業所内

(72) 発明者 上 馬 俊 之

神奈川県横浜市栄区笠間町1000番地1 芝

浦メカトロニクス株式会社横浜事業所内

(74) 代理人 100064285

弁理士 佐藤 一雄 (外3名)

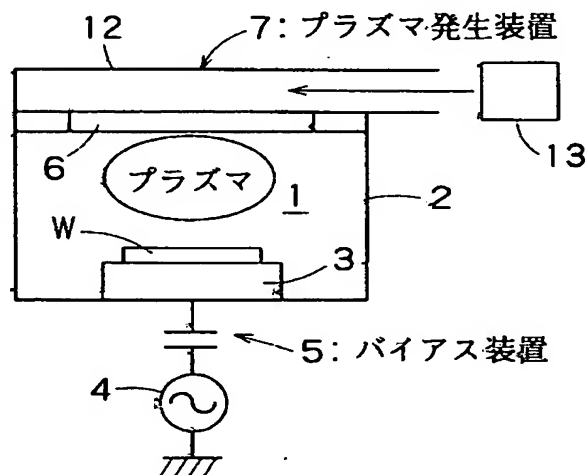
最終頁に続く

(54) 【発明の名称】 アッシング方法

(57) 【要約】

【課題】 有機系低誘電体膜がレジスト膜の下層として存在する場合でも、有機系低誘電体膜の劣化を招くことなく、しかも処理速度を低下させずにレジスト膜をアッシングする。

【解決手段】 有機系低誘電体膜とその上層として形成されたレジスト膜とを有する被処理基板Wに対してアッシング処理を施すためのアッシング方法である。高周波電源4を有するバイアス装置5によってプロセスガスに高周波電界を印加してイオンを生成し、被処理基板Wに向けて加速されたイオンによってレジスト膜に対して異方性プラズマイオンアッシングを施す第1工程と、第1工程の後、マイクロ波電源13を有するプラズマ発生装置7によってプロセスガスにマイクロ波を照射してプラズマを生成し、このプラズマによってレジスト膜に対してアッシングを施す第2工程と、を備える。



1

【特許請求の範囲】

【請求項 1】有機系低誘電体膜とその上層として形成されたレジスト膜とを有する被処理基板に対してアッシング処理を施すためのアッシング方法において、高周波電源を有するバイアス装置によってプロセスガスに高周波電界を印加してイオンを生成し、前記被処理基板に向けて加速された前記イオンによって前記レジスト膜に対して異方性プラズマイオンアッシングを施す第 1 工程と、前記第 1 工程の後、マイクロ波電源を有するプラズマ発生装置によってプロセスガスにマイクロ波を照射してプラズマを生成し、このプラズマによって前記レジスト膜に対してアッシングを施す第 2 工程と、を備えたことを特徴とするアッシング方法。

【請求項 2】前記第 1 工程において作動させた前記バイアス装置を前記第 2 工程においても継続して作動させておくことを特徴とする請求項 1 記載のアッシング方法。

【請求項 3】前記第 2 工程においては前記バイアス装置を停止させておくことを特徴とする請求項 1 記載のアッシング方法。

【請求項 4】第 1 処理室において前記第 1 工程を実施した後、前記第 1 処理室とは別室の第 2 処理室に前記被処理基板を搬送して前記第 2 処理室において前記第 2 工程を実施することを特徴とする請求項 1 乃至 3 のいずれか一項に記載のアッシング方法。

【請求項 5】前記プロセスガスは、 O_2 、 N_2 、 H_2 、 NH_3 のうちの少なくとも 1 つを含むことを特徴とする請求項 1 乃至 4 のいずれか一項に記載のアッシング方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、有機系低誘電体膜とその上層として形成されたレジスト膜とを有する被処理基板に対してアッシング処理を施すための方法に関する。

【0002】

【従来の技術】近年、半導体デバイスは微細化により高集積化、高性能化が進められているが、デザインルール 180nm 以下では配線抵抗、配線間容量の増加が顕著になり、これまでの Al 配線、 SiO_2 層間絶縁膜ではデバイスをこれ以上高性能化することが困難である。そこで、配線材料に電気抵抗の低い Cu を、層間絶縁膜に低誘電体材料 (Low-k) を採用することが不可欠となっている。

【0003】また、従来は、被処理基板の表面に形成されたレジスト膜を除去するために、高密度プラズマ源により発生させたラジカルを使用して、高温・高圧力の下でアッシングを行っていた。

【0004】

【発明が解決しようとする課題】ところが、有機系低誘

2

電体膜がレジスト膜の下層として存在する場合、ラジカルを使用してレジスト膜をアッシングすると、ラジカルによって有機系低誘電体膜が変質して誘電率が悪化してしまうという問題がある。

【0005】このような有機系低誘電体膜の劣化を防止するためには、イオンを用いた低圧イオンアッシングが有効であるが、このイオンアッシングではアッシング速度が低く、処理能力が低いという問題がある。

【0006】そこで、本発明の目的は、有機系低誘電体膜がレジスト膜の下層として存在する場合でも、有機系低誘電体膜の劣化を招くことなく、しかも処理速度を低下させずにレジスト膜をアッシングすることができるアッシング方法を提供することにある。

【0007】

【課題を解決するための手段】上記課題を解決するために本発明は、有機系低誘電体膜とその上層として形成されたレジスト膜とを有する被処理基板に対してアッシング処理を施すためのアッシング方法において、高周波電源を有するバイアス装置によってプロセスガスに高周波電界を印加してイオンを生成し、前記被処理基板に向けて加速された前記イオンによって前記レジスト膜に対して異方性プラズマイオンアッシングを施す第 1 工程と、前記第 1 工程の後、マイクロ波電源を有するプラズマ発生装置によってプロセスガスにマイクロ波を照射してプラズマを生成し、このプラズマによって前記レジスト膜に対してアッシングを施す第 2 工程と、を備えたことを特徴とする。

【0008】また、前記第 1 工程において作動させた前記バイアス装置を前記第 2 工程においても継続して作動させておくことができる。

【0009】また、前記第 2 工程においては前記バイアス装置を停止させておくこともできる。

【0010】また、好ましくは、第 1 処理室において前記第 1 工程を実施した後、前記第 1 処理室とは別室の第 2 処理室に前記被処理基板を搬送して前記第 2 処理室において前記第 2 工程を実施する。

【0011】また、好ましくは、前記プロセスガスは、 O_2 、 N_2 、 H_2 、 NH_3 のうちの少なくとも 1 つを含む。

【0012】

【発明の実施の形態】以下、本発明の一実施形態によるアッシング方法について説明する。

【0013】図 1 は本実施形態によるアッシング方法を実施するためのアッシング装置の概略構成を示しており、このアッシング装置は、処理室 1 を内部に形成した真空容器 2 を備えている。処理室 1 内には被処理基板 W を載置するための処理台 3 が設けられ、この処理台 3 には、高周波電源 4 を有するバイアス装置 5 が接続されている。

【0014】真空容器 2 の上面開口はマイクロ波透過窓

30

40

50

3

部材6で封止されており、このマイクロ波透過窓部材6にはプラズマ発生装置7のマイクロ波導波管12が添設されている。プラズマ発生装置7はマイクロ波電源13を備えており、このマイクロ波電源13からのマイクロ波はマイクロ波導波管12により導かれ、マイクロ波透過窓部材6を介して処理室1内に導入される。

【0015】図2は、本実施形態によるアッシング方法によって処理される被処理基板Wの表面に積層された各種の膜を示しており、この被処理基板Wには、有機系低誘電体膜8と、その上層として形成されたレジスト膜9と、レジスト膜9と有機系低誘電体膜8との間に形成された絶縁膜10とが形成されている。有機系低誘電体膜8は有機SOD (Spin On Dielectric: 塗布誘電体) である。

【0016】そして、本実施形態によるアッシング方法では、まず初めに第1工程において、高周波電源4を有するバイアス装置5によって処理室1内のプロセスガスに高周波電界を印加してイオンを生成し、被処理基板Wに向けて加速されたイオンによってレジスト膜9に対して異方性プラズマイオンアッシングを施す。

【0017】この第1工程によって、図3(a)に示したように有機系低誘電体膜8の表面に改質層11が形成される。この改質層11はラジカルにさらされても変質を進行させないという特徴がある。

【0018】第1工程が終了した後、第2工程において、マイクロ波電源を有するプラズマ発生装置7によってプロセスガスにマイクロ波を照射してプラズマを生成し、このプラズマによってレジスト膜9に対して高速にてマイクロ波プラズマアッシングを施し、図3(b)に示したようにレジスト膜9を除去する。

【0019】このとき、有機系低誘電体膜8の表面には改質層11が形成されているので、有機系低誘電体膜8の周囲にラジカルが存在しても、有機系低誘電体膜8の変質が進行して誘電率が悪化するということはない。

【0020】第1工程及び第2工程におけるプロセスガスとしては、O₂、N₂、H₂、NH₃のうちの少なくとも1つを含むガスを使用することができる。

【0021】また、第1工程終了後、第2工程においてもバイアス装置5を引き続いて作動させておくこともできるし、或いはまた、第2工程においてはバイアス装置5を停止させておくこともできる。

【0022】また、本実施形態においては第1工程と第2工程とを共通の処理室1において実施しているが、変形例としては、第1工程を第1処理室において実施した後、この第1処理室とは別室の第2処理室に被処理基板

4

Wを搬送してこの第2処理室において第2工程を実施することもできる。

【0023】以上述べたように本実施形態によるアッシング方法によれば、第1工程においてレジスト膜に対して異方性プラズマイオンアッシング処理を施した後、第2工程においてマイクロ波プラズマアッシングを施すようにしたので、有機系低誘電体膜8がレジスト膜9の下層として存在する場合でも、有機系低誘電体膜8の劣化を招くことなく、しかも処理速度を低下させずにレジスト膜9を高速にてアッシングすることができる。

【0024】

【発明の効果】以上述べたように本発明によるアッシング方法によれば、第1工程においてレジスト膜に対して異方性プラズマイオンアッシング処理を施した後、第2工程においてマイクロ波プラズマアッシングを施すようにしたので、有機系低誘電体膜がレジスト膜の下層として存在する場合でも、有機系低誘電体膜の劣化を招くことなく、しかも処理速度を低下させずにレジスト膜を高速にてアッシングすることができる。

20 【図面の簡単な説明】

【図1】本発明の一実施形態によるアッシング方法を実施するためのアッシング装置の概略構成を示した図。

【図2】本発明の一実施形態によるアッシング方法によって処理される被処理基板の表面に積層された各種の膜を示した図。

【図3】本発明の一実施形態によるアッシング方法によって被処理基板が処理される様子を示した図であり、

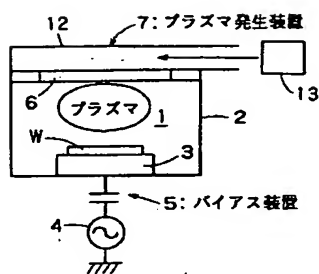
(a)は第1工程終了後の状態を示し、(b)は第2工程終了後の状態を示す。

30 【符号の説明】

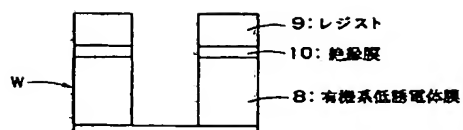
- 1 処理室
- 2 真空容器
- 3 処理台
- 4 高周波電源
- 5 バイアス装置
- 6 マイクロ波透過窓部材
- 7 プラズマ発生装置
- 8 有機系低誘電体膜
- 9 レジスト膜
- 10 絶縁膜
- 11 改質層
- 12 マイクロ波導波管
- 13 マイクロ波電源
- W 被処理基板

40

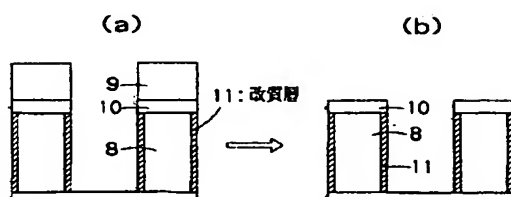
【図1】



【図2】



【図3】



フロントページの続き

(72) 発明者 武石 浩司
 神奈川県横浜市栄区笠間町1000番地1 芝
 浦メカトロニクス株式会社横浜事業所内
 (72) 発明者 山崎 智生
 神奈川県横浜市栄区笠間町1000番地1 芝
 浦メカトロニクス株式会社横浜事業所内

Fターム(参考) 2H096 AA25 CA05 LA07 LA08 LA09
 5F004 AA06 BA04 BA20 BB14 BD01
 CA03 DA00 DA24 DA25 DA26
 DB26
 5F046 MA12